

PAT-NO: JP355166947A
DOCUMENT- IDENTIFIER: JP 55166947 A
TITLE: THIN FILM CAPACITOR INTEGRATED
CIRCUIT
PUBN-DATE: December 26, 1980

INVENTOR- INFORMATION:
NAME
MATSUNAGA, TAKEHIKO
SAKAMOTO, HIROSHI

ASSIGNEE- INFORMATION:
NAME COUNTRY
HITACHI LTD N/A

APPL-NO: JP54074016

APPL-DATE: June 14, 1979

INT-CL (IPC): H01L027/01, H01G004/40

US-CL-CURRENT: 257/E27.116

ABSTRACT:

PURPOSE: To inexpensively obtain electrode structure for a thin film capacitor integrated circuit by forming confronting electrodes of aluminum thin film on a dielectric film anodized on the surface of a thin film electrode provided on an insulating substrate and forming a leading electrodes at the confronting electrodes through the through holes of an insulating protective film.

CONSTITUTION: A thermal Ta oxide film 2 is formed on a

glazed ceramic substrate 1, and a Ta nitride film 3 is formed thereon as a lower capacitor electrode. The Ta nitride film is patterned, is partly anodized to form a $TaO_{x}SiO_{y}$ film 4. There are provided Ni-Cr film 5 and Al film 12 as the conductive film of confronting electrode A, a hole is perforated at a polyimide insulating film 13 coating the film 12, and leading electrode B made of Cr film 8, Ni film 9 and solder bump 11 is formed. In this manner, since the main conductor of the capacitor confronting electrode is made of aluminum, inexpensive electrode structure can be obtained. Since the protective insulating film is coated with leading electrode, it can prevent corrosion of aluminum film.

COPYRIGHT: (C)1980,JPO&Japio

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
 ⑫ 公開特許公報 (A) 昭55-166947

⑪ Int. Cl.³
 H 01 L 27/01
 H 01 G 4/40

識別記号 庁内整理番号
 6426-5F
 2112-5E

⑬ 公開 昭和55年(1980)12月26日
 発明の数 1
 審査請求 有

(全 2 頁)

④ 薄膜コンデンサ集積回路

② 特 願 昭54-74016
 ② 出 願 昭54(1979)6月14日
 ② 発明者 松永武彦
 横浜市戸塚区戸塚町216番地株
 式会社日立製作所戸塚工場内

② 発明者 坂本浩

横浜市戸塚区戸塚町216番地株
 式会社日立製作所戸塚工場内
 ② 出願人 株式会社日立製作所
 東京都千代田区丸の内1丁目5
 番1号
 ② 代理人 弁理士 秋本正実

明細書
 発明の名称 薄膜コンデンサ集積回路
 特許請求の範囲

非導電性の基板上に支持した薄膜電極を部分的に陽極酸化した誘電体膜により、前記薄膜電極から分離されている対向電極の主導電体をアルミニウム薄膜により成形し、該アルミニウム薄膜から成る対向電極に、コンデンサを覆う絶縁保護膜のスルーホールを介して引出し電極を接続し、この引出し電極でスルーホールを覆うことを特徴とする薄膜コンデンサ集積回路。

発明の詳細な説明

本発明は、薄膜コンデンサ集積回路に関するものである。

第1図は從来から用いられている薄膜コンデンサ集積回路の断面図で、基板1に層設した熱酸化膜2の上の窒化タンタル膜3の一部を陽極酸化して五酸化タンタル膜4を形成し、その表面と、窒化タンタル膜3にニクロム膜5を施し、さらに、それらの上面に金膜6を施して対向電極Aを構成している。また、引出電極Bは、五酸化タンタル膜4の下部に層設した窒化タンタル膜3と、その上面に前記と同様に層設したニクロム膜5と、クロム膜7、ニッケル膜8、金膜9、並びにバンブ11とから成っている。すなわち、五酸化タンタル膜4が誘電体で、五酸化タンタル下部の窒化タンタル3が下部電極でニクロム膜5、金膜6、クロム膜7、8が対向電極を示す。

しかして対向電極Aの金膜6は導電性、耐腐食性、安定化熱処理工程での耐酸化性を考慮して採用されている。又引出し電極Bの金膜10は熱処理工程での耐酸化性、半田付性を考慮して採用されている。しかしこの膜構成では、貴金属を用いるため、高価となる欠点があり、従つて信頼度を維持したまゝ、経済的な新製品が要望されていた。

本発明の目的は、上記した從来技術の欠点を除去し、安価な薄膜コンデンサ集積回路を提供することにある。

そのため本説明においては、コンデンサを覆う絶縁保護膜を設けることにより対向電極材料のう

ち、主導電体を廉価なアルミニウム膜を用い、保護膜のスルーホールを介してアルミニウム膜に接続した引出し電極によつて前記スルーホールを覆う構成にし、高価な貴金属を用いないようにしたものである。

以下第2図を参照して本発明に係る薄膜コンデンサ集積回路の一実施例について説明する。

図において1はグレースドセラミックス基板で、その上にスパッタリングによりタンタル膜を熱酸化膜2として層設した後、コンデンサ下部電極材料としての窒化タンタル膜3を活性スパッタリングによつて形成する。窒化タンタル膜3の一部をホトエッチングにより除去した後その一部を陽極化成して五酸化タンタル膜4とする。以上の工程は従来のものと同様である。

本発明においては、その後対向電極Aの導電膜を従来のニクロム膜5、金膜6、クロム膜7の蒸着を行わず、ニクロム膜5とアルミニウム膜12をブレーナーマグネットロンスパッタで形成すると共に、アルミニウム膜12を覆うポリイミド膜13に。

ム薄膜を用い、コンデンサを覆う絶縁保護のポリイミド膜に形成したスルーホールを介して対向電極に接続される引出し電極が前記スルーホールを覆う構造になつてゐるため、貴金属を用いず、半金属材料のみで足り、低廉で経済的な集積回路を提供することができる。

図面の簡単な説明

図面の第1図は従来の薄膜コンデンサ集積回路の断面図、第2図は本発明に係る薄膜コンデンサ集積回路の断面図である。

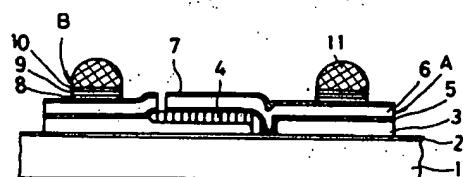
1…基板、2…熱酸化膜、3…窒化タンタル膜、5…ニクロム膜、8…クロム膜、9…ニッケル膜、11…はんだバンプ、12…アルミニウム膜、13…ポリイミド膜、14…スルーホール、A…対向電極、B…引出し電極。

特開昭55-166947(2)
ニクロム膜5、アルミニウム膜12から成る対向電極Aと、クロム膜8、ニッケル膜9、はんだバンプ11とから構成される引出し電極Bを接続するためのスルーホール14を形成し、そして、従来のように対向電極のホトエッチングによるバターン形成及び引出し電極用クロム膜8、ニッケル膜9のメタルマスク蒸着は行なうが、引出し電極膜の酸化防止の金膜10は用いない。尚絶縁保護のためのポリイミド膜13はアルミニウム膜で構成した対向電極を保護するだけでなく、はんだバンプ11の流れ防止効果を保有するので、従来ははんだバンプ11の流れ防止用として用いたクロム膜7を施す必要はない。更にポリイミド膜のキュア工程の熱履歴がコンデンサの安定化処理工程として効果を持つため、安定化処理工程を特に必要としない。

引出し電極用クロム膜8、ニッケル膜9がスルーホール14を覆つてゐるから、アルミニウム膜12は露出されず、耐腐食性を維持できる。

以上のように本発明の薄膜コンデンサ集積回路は、コンデンサ対向電極の主導電体にアルミニウ

第1図



第2図

